



Программная инженерия



Учредитель: Издательство "НОВЫЕ ТЕХНОЛОГИИ"

Издается с сентября 2010 г.

Редакционный совет

- Садовничий В.А., акад. РАН, проф. (председатель)
- Бетелин В.Б., акад. РАН, проф.
- Васильев В.Н., чл.-корр. РАН, проф.
- Жижченко А.Б., акад. РАН, проф.
- Макаров В.Л., акад. РАН, проф.
- Михайленко Б.Г., акад. РАН, проф.
- Панченко В.Я., акад. РАН, проф.
- Стемпковский А.Л., акад. РАН, проф.
- Ухлинов Л.М., д.т.н., проф.
- Федоров И.Б., акад. РАН, проф.
- Четверушкин Б.Н., акад. РАН, проф.

Главный редактор

Васенин В.А., д.ф.-м.н., проф.

Редколлегия:

- Авдошин С.М., к.т.н., доц.
- Антонов Б.И.
- Босов А.В., д.т.н., доц.
- Гаврилов А.В., к.т.н.
- Гуриев М.А., д.т.н., проф.
- Дзегеленок И.И., д.т.н., проф.
- Жуков И.Ю., д.т.н., проф.
- Корнеев В.В., д.т.н., проф.
- Костюхин К.А., к.ф.-м.н., с.н.с.
- Липаев В.В., д.т.н., проф.
- Махортов С.Д., д.ф.-м.н., доц.
- Назиров Р.Р., д.т.н., проф.
- Нечаев В.В., к.т.н., доц.
- Новиков Е.С., д.т.н., проф.
- Нурминский Е.А., д.ф.-м.н., проф.
- Павлов В.Л.
- Пальчунов Д.Е., д.ф.-м.н., проф.
- Позин Б.А., д.т.н., проф.
- Русаков С.Г., чл.-корр. РАН, проф.
- Рябов Г.Г., чл.-корр. РАН, проф.
- Сорокин А.В., к.т.н., доц.
- Терехов А.Н., д.ф.-м.н., проф.
- Трусов Б.Г., д.т.н., проф.
- Филимонов Н.Б., д.т.н., с.н.с.
- Шундеев А.С., к.ф.-м.н.
- Язов Ю.К., д.т.н., проф.

Редакция

Лысенко А.В., Чугунова А.В.

Журнал издается при поддержке Отделения математических наук РАН, Отделения нанотехнологий и информационных технологий РАН, МГУ имени М.В. Ломоносова, МГТУ имени Н.Э. Баумана, ОАО "Концерн "Сириус".

СОДЕРЖАНИЕ

Левин И. И., Дордопуло А. И., Каляев И. А., Гудков В. А. Высокопроизводительные реконфигурируемые вычислительные системы на основе ПЛИС Virtex-7	3
Вьюкова Н. И., Галатенко В. А., Самборский С. В. Генерация кода методом точного совместного решения задач выбора и планирования команд	8
Юрушкин М. В. Автоматизация блочного размещения данных в оперативной памяти компилятором языка Си	16
Карпухин С. А. О геометрической оптимизации методом растеризации сумм Минковского.	19
Туровский Я. А. Создание фильтров для анализа ЭЭГ-состояний на основе генетических алгоритмов.	23
Иванова О. А., Марчевский И. К. Моделирование нестационарных аэроупругих колебаний провода ЛЭП с использованием возможностей многопроцессорных вычислительных комплексов	29
Подловченко Р. И. Истоки российского программирования глазами очевидца	38

Журнал зарегистрирован

в **Федеральной службе**

по надзору в сфере связи,

информационных технологий

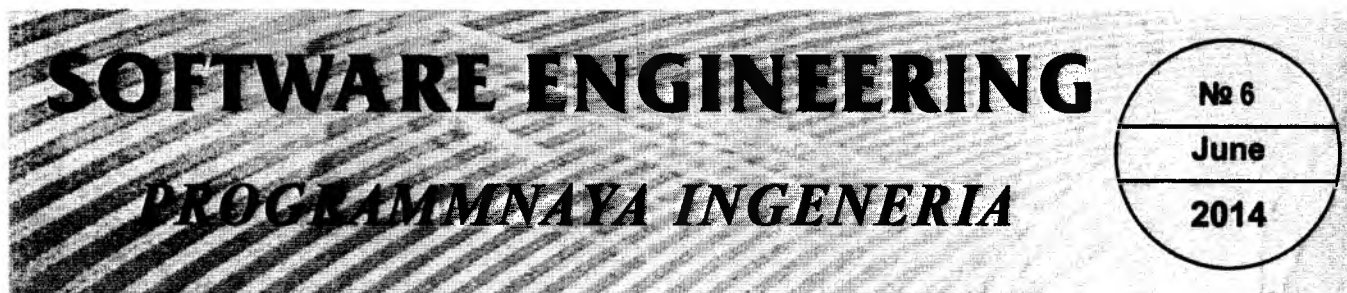
и массовых коммуникаций.

Свидетельство о регистрации

ПИ № ФС77-38590 от 24 декабря 2009 г.

Журнал распространяется по подписке, которую можно оформить в любом почтовом отделении (индексы: по каталогу агентства "Роспечать" — **22765**, по Объединенному каталогу "Пресса России" — **39795**) или непосредственно в редакции.
Тел.: (499) 269-53-97. Факс: (499) 269-55-10.
[Http://novtex.ru/pi.html](http://novtex.ru/pi.html) E-mail: prin@novtex.ru

Журнал включен в систему Российского индекса научного цитирования. Журнал входит в Перечень научных журналов, в которых по рекомендации ВАК РФ должны быть опубликованы научные результаты диссертаций на соискание ученой степени доктора и кандидата наук.



Published since September 2010

Editorial Council:

- SADOVNICHY V. A., Dr. Sci. (Phys.-Math.), Acad. RAS (*Head*)
 BETELIN V. B., Dr. Sci. (Phys.-Math.), Acad. RAS
 VASIL'EV V. N., Dr. Sci. (Tech.), Cor.-Mem. RAS
 ZHIZHCHEKNO A. B., Dr. Sci. (Phys.-Math.), Acad. RAS
 MAKAROV V. L., Dr. Sci. (Phys.-Math.), Acad. RAS
 MIKHAILENKO B. G., Dr. Sci. (Phys.-Math.), Acad. RAS
 PANCHENKO V. YA., Dr. Sci. (Phys.-Math.), Acad. RAS
 STEMPKOVSKY A. L., Dr. Sci. (Tech.), Acad. RAS
 UKHLINOV L. M., Dr. Sci. (Tech.)
 FEDOROV I. B., Dr. Sci. (Tech.), Acad. RAS
 CHETVERTUSHKIN B. N., Dr. Sci. (Phys.-Math.), Acad. RAS

Editor-in-Chief:

VASENIN V. A., Dr. Sci. (Phys.-Math.)

Editorial Board:

- AVDOSHIN V. V., Cand. Sci. (Tech.)
 ANTONOV B. I.
 BOSOV A. V., Dr. Sci. (Tech.)
 GAVRILOV A. V., Cand. Sci. (Tech.)
 GURIEV M. A., Dr. Sci. (Tech.)
 DZEGELENOK I. I., Dr. Sci. (Tech.)
 ZHUKOV I. YU., Dr. Sci. (Tech.)
 KORNEEV V. V., Dr. Sci. (Tech.)
 KOSTYUKHIN K. A., Cand. Sci. (Phys.-Math.)
 LIPAEV V. V., Dr. Sci. (Tech.)
 MAKHORTOV S. D., Dr. Sci. (Phys.-Math.)
 NAZIROV R. R., Dr. Sci. (Tech.)
 NECHAEV V. V., Cand. Sci. (Tech.)
 NOVIKOV E. S., Dr. Sci. (Tech.)
 NURMINSKIY E. A., Dr. Sci. (Phys.-Math.)
 PAVLOV V. L.
 PAL'CHUNOV D. E., Dr. Sci. (Phys.-Math.)
 POZIN B. A., Dr. Sci. (Tech.)
 RUSAKOV S. G., Dr. Sci. (Tech.), Cor.-Mem. RAS
 RYABOV G. G., Dr. Sci. (Tech.), Cor.-Mem. RAS
 SOROKIN A. V., Cand. Sci. (Tech.)
 TEREKHOV A. N., Dr. Sci. (Phys.-Math.)
 TRUSOV B. G., Dr. Sci. (Tech.)
 FILIMONOV N. B., Dr. Sci. (Tech.)
 SHUNDEEV A. S., Cand. Sci. (Phys.-Math.)
 YAZOV YU. K., Dr. Sci. (Tech.)

Editors:

LYSENKO A. V., CHUGUNOVA A. V.

CONTENTS

Levin I. I., Dordopulo A. I., Kalyaev I. A., Gudkov V. A.
 High-Performance Reconfigurable Computer Systems on the
 Base of Virtex-7 FPGAs 3

Vyukova N. I., Galatenko V. A., Samborskij S. V. Code Generation
 by Exact Joint Solution of the Instruction Selection and Scheduling
 Tasks..... 8

Yurushkin M. V. Block Data Layout Automation in C Language
 Compiler 16

Karpukhin S. A. On Geometric Optimization by Means of Minkowski
 Sums Rasterisation..... 19

Turovsky Ya. A. The Creating, on the Genetic Algorithm Base, Filters
 for EEG-conditions Analysis 23

Ivanova O. A., Marchevsky I. K. Modeling of the Unsteady
 Aeroelastic Oscillations of the Transmission Line Conductor Using
 Capabilities of Multiprocessor Computer Systems 29

Podlovchenko R. I. The Origins of Russian Software Engineering in
 the Eyes of the Witness 38

Information about the journal is available online at:
<http://novtex.ru/pi.html>, e-mail: prin@novtex.ru

И. И. Левин¹, д-р техн. наук, проф., зам. директора по науке,

А. И. Дордопуло², канд. техн. наук, ст. науч. сотр.,

И. А. Каляев¹, чл.-корр. РАН, д-р техн. наук, проф., директор,

В. А. Гудков¹, канд. техн. наук, ст. науч. сотр., e-mail: lina@mvs.tsure.ru,

¹НИИ многопроцессорных вычислительных систем имени академика А. В. Каляева Южного федерального университета, г. Таганрог,

²Южный научный центр Российской академии наук, г. Ростов-на-Дону

Высокопроизводительные реконфигурируемые вычислительные системы на основе ПЛИС Virtex-7*

Рассмотрены сравнительные характеристики реконфигурируемых вычислительных систем (РВС) на основе вычислительных модулей 24V7-750 и "Тайгета", содержащих программируемые логические интегральные схемы (ПЛИС) семейства Xilinx Virtex-7. Отличительными характеристиками РВС на основе ПЛИС Xilinx Virtex-7 по сравнению с аналогичными системами на основе ПЛИС Xilinx Virtex-6 являются увеличение производительности в 1,7 раза и улучшение остальных технико-экономических показателей: удельной производительности, энергоэффективности и др. Приведено решение прикладной задачи с помощью разработанного комплекса средств разработки прикладного программного обеспечения для РВС.

Ключевые слова: реконфигурируемые вычислительные системы, вычислительный модуль, программируемые логические интегральные схемы, прикладное программное обеспечение

I. I. Levin, A. I. Dordopulo, I. A. Kalyaev, V. A. Gudkov

High-Performance Reconfigurable Computer Systems on the Base of Virtex-7 FPGAs

In the paper we compare parameters of reconfigurable computer systems (RCS) based on computational modules 24V7-750 and "Taygeta", which contain Xilinx Virtex-7 FPGAs. The distinctive features of RCSs based on Xilinx Virtex-7 in comparison with similar systems based on Xilinx Virtex-6 FPGAs are higher performance (in 1,7 times) and better technical and economic parameters such as specific performance, power efficiency, etc. We also consider solution of an application task with the help of developed application development suit for RCS.

Keywords: reconfigurable computer system, computational module, FPGA, application software

Введение

Реконфигурируемые вычислительные системы (РВС) в таких областях, как символьная обработка, цифровая обработка сигналов, моделирование лекарственных препаратов и ряде других, по сравнению с многопроцессорными вычислительными системами кластерной архитектуры имеют ряд существенных преимуществ: высокие реальная и удельная произво-

дительности при решении задач, высокая энергоэффективность и др. В полной мере преимущества РВС достигаются при использовании в качестве основного вычислительного элемента аппаратного ресурса программируемых логических интегральных схем (ПЛИС) [1], объединенных в единое вычислительное поле высокоскоростными каналами передачи данных.

Методы разработки и создания таких систем успешно развивают в НИИ многопроцессорных вычислительных систем Южного федерального университета (г. Таганрог). Концепция построения РВС [2] позволила создать целый ряд высокопроизводительных

* Исследования выполнены при финансовой поддержке Министерства образования и науки РФ.

систем различных архитектур и конфигураций, выпускаемых серийно и предназначенных для решения вычислительно трудоемких задач различных предметных областей. Опыт успешной эксплуатации в организациях и ведомствах Российской Федерации различных конфигураций ранее созданных РВС на основе ПЛИС Xilinx семейств Virtex-4, Virtex-5 и Virtex-6 использовался для разработки перспективных РВС на основе ПЛИС Xilinx Virtex-7, описание которых представлено в настоящей статье.

РВС на основе ПЛИС Xilinx Virtex-7

РВС на основе ВМ "Плеяда". Реконфигурируемая вычислительная система РВС-7 на основе ПЛИС Virtex-7, разработанная по государственному контракту № 14.527.12.0004 от 03.10.2011, содержит вычислительное поле из 576 микросхем ПЛИС Virtex-7 XC7V585T-FFG1761 объемом 58 млн эквивалентных вентилях каждая, конструктивно объединенных в один вычислительный шкаф высотой 47U¹ с пиковой производительностью 10¹⁵ операций с фиксированной запятой в секунду.

Основным структурным компонентом РВС-7, предназначенным для установки в стандартную 19" вычислительную стойку, является вычислительный модуль (ВМ) 24V7-750 (ВМ "Плеяда"), в состав которого входят четыре платы вычислительного модуля (ПВМ) 6V7-180, представленные на рис. 1 (см. вторую сторону обложки); управляющий модуль УМ-7; подсистема питания; подсистема охлаждения и другие подсистемы. Внешний вид ВМ 24V7-750 представлен на рис. 2 (см. вторую сторону обложки).

В состав ПВМ 6V7-180 входят:

- вычислительное поле, состоящее из шести ПЛИС XC7V585T-1FFG1761 семейства Virtex-7 производства фирмы Xilinx. Между собой ПЛИС вычислительного поля соединены последовательно, передача данных осуществляется по 144 дифференциальным линиям LVDS-интерфейса на частоте 800 МГц;

- контроллер ПВМ, выполненный на ПЛИС XC6V130T-1FFG1156C производства фирмы Xilinx;

- 12 каналов интерфейса LVDS на частоте 800 МГц по 25 дифференциальных пар каждый (разъемы типа SS4) для связи с другими ВМ;

- узлы основной и резервной загрузки ПЛИС по интерфейсам JTAG-1 и JTAG-2;

- подсистема синхронизации (генераторы ECS-2033-250-BN и распределители тактовых импульсов IDT5T9316NLI);

- распределенная память в составе 12 микросхем динамической памяти (MT47H128M16HR-25E с организацией 128 М*16 и частотой записи/чтения до 400 МГц); к ПЛИС вычислительного поля, а также к ПЛИС контроллера базового модуля подключено по две микросхемы памяти DDR2; объем оперативной памяти на ПВМ — 3 Гбайта;

- два канала интерфейса LVDS по 20 дифференциальных пар для связи с персональным компьютером и внешней аппаратурой;

- подсистема загрузки ПЛИС;

- подсистема питания, в состав которой входят DC-DC-преобразователи напряжения, вырабатывающие следующие напряжения питания: +1 В — питание ядер ПЛИС; +2,5 В — питание узла тактирования; +1,8 В — питание микросхем памяти DDR2, +3,3 В — питание буферных каскадов ПЛИС.

Производительность одной ПВМ 6V7-180 составляет 645,9 Гфлопс при обработке 32-разрядных данных с плавающей запятой на частоте 400 МГц, а производительность ВМ 24V7-750 — 2,58 Тфлопс при обработке 32-разрядных данных с плавающей запятой (для оценки производительности РВС, обобщенной по классам решаемых задач, здесь и далее используется значение, равное произведению числа вычислительных устройств с плавающей запятой, которые можно одновременно разместить в вычислительном ресурсе РВС, и частоты работы этих устройств). Производительность РВС-7 при комплектации от 24 до 36 ВМ 24V7-750 составит 62...93 Тфлопс при обработке 32-разрядных данных с плавающей запятой и 19,4...29,4 Тфлопс при обработке 64-разрядных данных с плавающей запятой. Областью применения РВС-7 и вычислительных комплексов на ее основе, согласно техническому заданию на разработку, является решение задач цифровой обработки сигналов и многоканальная цифровая фильтрация.

РВС на основе ВМ "Тайгета". На основе ПЛИС Virtex-7 также разработан новый вычислительный модуль "Тайгета" в конструктивном исполнении высотой 2U, предназначенный для установки в стандартную 19" вычислительную стойку. Вычислительный модуль "Тайгета", представленный на рис. 3, а (см. вторую сторону обложки), содержит четыре ПВМ 8V7-200 (рис. 3, б, см. вторую сторону обложки), соединенных быстрыми LVDS-каналами, встроенную управляющую ЭВМ, систему питания, систему управления, систему охлаждения и другие подсистемы. ПВМ 8V7-200, лежащая в основе ВМ "Тайгета", представляет собой 20-слойную печатную плату с двухсторонним монтажом элементов, на которой располагаются 8 ПЛИС типа XC7VX485T-1FFG1761, содержащих 48,5 млн эквивалентных вентилях, 16 микросхем распределенной памяти SDRAM типа DDR2 общим объемом 2 Гбайта, интерфейсы LVDS и Ethernet и другие компоненты.

Производительность одной ПВМ 8V7-200 составляет 667 Гфлопс при обработке 32-разрядных данных с плавающей запятой, а производительность ВМ "Тайгета" — 2,66 Тфлопс при обработке 32-разрядных данных с плавающей запятой. Производительность РВС на основе ВМ "Тайгета" при комплектации от 18 ВМ "Тайгета" составляет 48 Тфлопс при обработке 32-разрядных данных с плавающей запятой и 23 Тфлопс при обработке 64-разрядных данных с плавающей запятой.

¹ U; от англ. Unit, равен 44,45 мм (или 1,75 дюйма).

PBC на основе ВМ "Тайгета" позволяет сократить стоимость поставки вычислительной системы для задач определенного класса (например, для задач символьной обработки), обеспечивая при этом такую же производительность, как и PBC-7 с 24 ВМ 24V7-750. Обладая более высоким по сравнению с PBC-7 значением показателя "производительность/стоимость" (за счет меньшей стоимости кристалла ПЛИС XC7VX485T по сравнению с кристаллами XC7V585T PBC-7) и сбалансированным числом внешних и межмодульных связей, ВМ "Тайгета" являются предпочтительными для построения высокопроизводительных вычислительных комплексов для решения задач символьной обработки данных, поскольку обеспечивают существенное конкурентное преимущество по большинству технико-экономических параметров — удельной производительности, энергоэффективности и др. по сравнению с PBC-7.

Программное обеспечение PBC на основе ПЛИС Xilinx Virtex-7

Программирование PBC, как правило, осуществляется в два этапа: на первом этапе создается вычислительная структура для решения прикладной задачи, а на втором этапе прикладной программист создает параллельную программу, управляющую потоками данных в созданной вычислительной структуре. Большинство существующих коммерческих систем проектирования (Xilinx ISE, Altium Designer и др.) обеспечивают в рамках одного проекта работу только с одним кристаллом ПЛИС. Поэтому при разработке конфигурации для нескольких ПЛИС инженеру-схемотехнику приходится самому распределять элементы вычислительной структуры алгоритма решаемой задачи между различными проектами, которые будут соответствовать определенным кристаллам ПЛИС многокристалльной PBC, и учитывать топологию связей между кристаллами ПЛИС. Необходимость учета особенностей внутренней архитектуры, топологии и элементной базы PBC существенно усложняет специалисту-схемотехнику разработку конфигураций вычислительной системы прикладной задачи для многокристалльных PBC и практически исключает возможность переноса (портации) готового решения на PBC другой конфигурации или архитектуры. Поэтому сроки разработки прикладных решений для PBC достаточно велики и составляют 4...9 месяцев.

Для программирования PBC в НИИ многопроцессорных вычислительных систем Южного федерального университета используют разработанный комплекс программного обеспечения [1, 2, 4, 6], поддерживающий структурно-процедурные методы организации вычислений и определяющий как структуру вычислительной системы в поле логических ячеек ПЛИС, так и организацию параллельных процессов и потоков данных. Для PBC на основе ПЛИС Virtex 7 преемственность принципов программирования [1, 2, 6] сохранена: программирование осуществляется на языке высокого уровня COLAMO [1, 6], в результате трансляции с ко-

торого автоматически формируются конфигурация вычислительной системы в виде файлов конфигурации кристаллов ПЛИС (структурная составляющая параллельной программы) и параллельная программа, управляющая потоками данных и организацией вычислительного процесса в PBC. Отличительными особенностями комплекса программного обеспечения на основе языка программирования COLAMO по сравнению с известными средствами разработки MitrionC [7] и CatapultC [8] являются автоматическое размещение, синхронизация и создание конфигурации для многокристалльных PBC, высокий процент заполнения кристалла (60...90 %) и высокие частоты работы (250...350 МГц).

Комплекс программного обеспечения на основе языка программирования COLAMO содержит следующие основные компоненты:

- транслятор языка программирования COLAMO, осуществляющий трансляцию исходного кода на COLAMO в информационный граф параллельной прикладной программы;
- синтезатор масштабируемых схемотехнических решений Fire!Constructor, осуществляющий отображение полученного от транслятора языка программирования COLAMO информационного графа на архитектуру PBC, размещение отображенного решения по кристаллам ПЛИС и автоматическую синхронизацию фрагментов информационного графа в разных кристаллах ПЛИС на уровне логических ячеек ПЛИС;
- библиотеку IP-ядер, соответствующих операторам языка COLAMO (функционально-законченных структурно-реализованных аппаратных устройств), для различных предметных областей и интерфейсов для согласования скорости обработки информации и связи в единую вычислительную структуру.

Для каждого класса задач, решаемых на PBC, можно подобрать определенный набор оптимальных вычислительных структур (макροобъектов), наиболее эффективно решающих задачи данного класса. Поддержка проблемно-ориентированных софт-архитектур, позволяющих создавать и программировать макрообъекты, является отличительной особенностью комплекса программного обеспечения PBC-7.

Макροобъект — это совокупность вычислительных устройств, выполняющих определенную группу команд и соединенных между собой коммутационной системой. Для макрообъекта допустимо изменение числа функциональных вычислительных устройств и их параметров (разрядности операндов, числа информационных каналов, системы команд и т. п.), но недопустимо изменение их назначения. Таким образом, макрообъект с точки зрения прикладного программиста является "заготовкой", которая может доопределяться им при создании конкретного технического решения, а затем тиражироваться в нужном количестве в ПЛИС вычислительных модулей и соединяться с подобными или другими макрообъектами в вычислительные структуры, которые оптимально соответствуют структуре решаемой задачи. На основе макрообъектов возможно создание "софт-архитектуры PBC",

под которой понимается созданная схемотехником вычислительная структура, содержащая макрообъекты, в которой можно без перезагрузки файлов конфигурации ПЛИС вычислительного поля с помощью программной настройки изменять коммутацию между устройствами и создавать необходимые вычислительные структуры для решения прикладных задач пользователя.

Это обеспечивает, при сохранении преемственности принципов программирования и использования языка высокого уровня для программирования PBC, возможность простой адаптации программных компонентов средств разработки для PBC при переходе на новые топологии ПВМ без внесения существенных изменений в код программных компонентов комплекса, а также позволяет сократить время решения прикладных задач.

Программирование софт-архитектур для предметных областей

Для создания софт-архитектур в НИИ многопроцессорных вычислительных систем Южного федерального университета разработан язык SADL (*Soft-Architecture Development Language*) [9]. Описание на этом языке транслируется для синтезатора Fire!Constructor, формирующее виртуальную архитектуру вычислительной системы, на которую отображается информационный граф прикладной задачи. Для создания софт-архитектуры выполняют:

- разработку описания софт-архитектуры на языке SADL;
- трансляцию описания софт-архитектуры в промежуточное представление при помощи синтезатора конфигураций параллельно-конвейерных вычислительных структур Fire!Constructor;
- размещение элементов софт-архитектуры на аппаратной платформе при помощи синтезатора масштабируемых параллельно-конвейерных процедур Steam!Constructor.

Транслятор языка SADL преобразует текст программы в промежуточное представление, используемое

синтезатором Fire!Constructor для размещения на аппаратной платформе PBC. Результатом размещения софт-архитектуры на аппаратную платформу являются модифицированный файл промежуточного представления и конфигурационные файлы для ПЛИС, участвующих в размещении софт-архитектуры на аппаратной платформе PBC. После того как софт-архитектура была размещена на аппаратной платформе PBC, она может быть использована для решения различных прикладных задач заданной проблемной области.

Основными этапами разработки прикладной программы для софт-архитектуры PBC являются:

- разработка параллельной программы на языке высокого уровня COLAMO;
- трансляция параллельной программы, преобразование информационного графа в структурный и процедурный компоненты;
- отображение структурного компонента параллельной программы на софт-архитектуру при помощи синтезатора конфигураций параллельно-конвейерных вычислительных структур Steam!Constructor;
- трансляция процедурного компонента параллельной программы на уровень команд устройств софт-архитектуры;
- формирование загрузочного out-файла, содержащего команды элементов софт-архитектуры;
- загрузка конфигурационных файлов ПЛИС, полученных в результате размещения элементов софт-архитектуры на аппаратной платформе реконфигурируемой системы;
- загрузка out-файла;
- загрузка в софт-архитектуру исходных данных решаемой задачи;
- запуск программы на исполнение и выгрузку результатов.

Взаимодействие средств разработки прикладных программ при разработке софт-архитектуры показано на рис. 4.

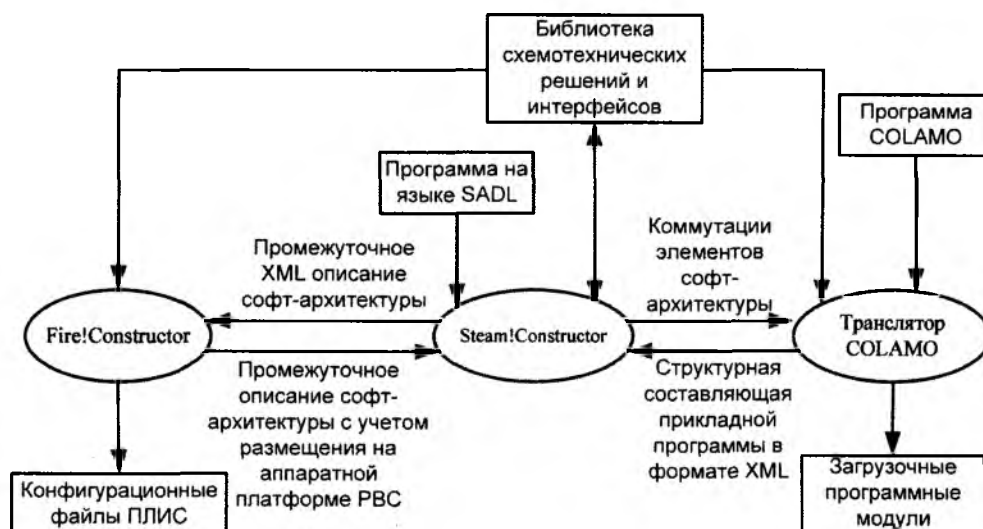


Рис. 4. Взаимодействие средств разработки прикладных программ

Благодаря разработанным программным средствам разработка и модификация софт-архитектур не требует привлечения высококвалифицированного специалиста-схемотехника для изменения вычислительной структуры. При этом время, затрачиваемое на создание или модификацию софт-архитектуры, значительно сокращается, а получаемые многокристальные архитектурные решения сравнимы по эффективности с решениями, выполненными специалистами-схемотехниками вручную. В соответствии с основными принципами языка COLAMO параллельные прикладные программы могут быть легко модифицированы для адаптации к доступному вычислительному ресурсу. Автоматизация отображения графов на ресурс РВС позволяет разработчикам прикладных задач мыслить не несколькими ПЛИС, а одной виртуальной ПЛИС с большим логическим объемом. Комплекс разработанных программных средств позволяет программисту РВС разрабатывать и выполнять отладку прикладных параллельных программ для РВС без детального знания архитектуры РВС, а также самостоятельно создавать и модифицировать различные софт-архитектуры, ориентируясь на предметную область, которой принадлежит решаемая задача.

Заключение

Конструктивные решения, положенные в основу перспективных вычислительных модулей на ПЛИС Xilinx Virtex-7, позволяют сосредоточить в пределах одной вычислительной стойки высотой 47U мощный вычислительный ресурс и обеспечивают высокие значения таких технико-экономических параметров, как удельная производительность и энергоэффективность, показатель "производительность/стоимость" РВС на уровне лучших мировых показателей для суперЭВМ с кластерной архитектурой. Разработанный и успешно используемый комплекс программного обеспечения на основе языка программирования COLAMO в отличие от известных высокоуровневых средств разработки MitrionC и CatapultC поддерживает автоматическое размещение, синхронизацию и со-

здание конфигурации ПЛИС для многокристальных РВС, обеспечивая высокие частоты работы 250...400 МГц при высокой плотности заполнения кристалла (не менее 60...90 %).

Это позволяет рассматривать РВС на основе ПЛИС Xilinx Virtex-7 как основание для создания высокопроизводительных вычислительных комплексов нового поколения, обеспечивающих высокую эффективность вычислений и близкий к линейному рост производительности при наращивании вычислительного ресурса.

Список литературы

1. **Каляев А. В., Левин И. И.** Модульно-наращиваемые многопроцессорные системы со структурно-процедурной организацией вычислений. М.: Янус-К, 2003. 380 с.
2. **Каляев И. А., Левин И. И., Семерников Е. А., Шмойлов В. И.** Реконфигурируемые мультимикровейерные вычислительные структуры. Изд. 2-е, перераб. и доп. / Под общ. ред. И. А. Каляева. Ростов-на-Дону: Изд-во ЮНЦ РАН, 2009. 344 с.
3. **Каляев И. А., Левин И. И.** Семейство реконфигурируемых вычислительных систем с высокой реальной производительностью // Тр. Междунар. науч. конф. "Параллельные вычислительные технологии 2009" (ПАВТ'2009). Нижний Новгород: НГУ имени Н. И. Лобачевского [Электронный ресурс]. 2009. С. 186—196.
4. **Дордопуло А. И., Каляев И. А., Левин И. И., Семерников Е. А.** Высокопроизводительные реконфигурируемые вычислительные системы нового поколения // Тр. Междунар. суперкомпьютерной конф. с элементами научной школы для молодежи "Научный сервис в сети Интернет: экзафлопсное будущее". М.: Изд-во МГУ, 2011. С. 42—49.
5. **Каляев И. А., Левин И. И., Семерников Е. А., Дордопуло А. И.** Реконфигурируемые вычислительные системы на основе ПЛИС семейства Virtex-6 // Сборник тр. Междунар. науч. конф. "Параллельные вычислительные технологии 2011" (ПАВТ, 2011). Челябинск: Издательский центр ЮУрГУ [Электронный ресурс], 2011. С. 203—210.
6. **Kalyaev I. A., Levin I. I., Semernikov E. A., Shmoilov V. I.** Reconfigurable multipipeline computing structures. N.-Y.: Nova Science Publishers, 2012.
7. <http://www.mitronics.com>
8. <http://calypto.com/en/products/catapult/overview/>
9. **Семерников Е. А., Коваленко В. Б.** Организация многоуровневого программирования реконфигурируемых вычислительных систем // Вестник компьютерных и информационных технологий. 2011. № 9. С. 3—10.

ИНФОРМАЦИЯ

Продолжается подписка на журнал "Программная инженерия" на второе полугодие 2014 г.

Оформить подписку можно через подписные агентства
или непосредственно в редакции журнала.

Подписные индексы по каталогам:

Роспечать — 22765; Пресса России — 39795

Адрес редакции: 107076, Москва, Стромьинский пер., д. 4,
редакция журнала "Программная инженерия"

Тел.: (499) 269-53-97. Факс: (499) 269-55-10. E-mail: prin@novtex.ru